

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10189571 A**

(43) Date of publication of application: **21.07.88**

(51) Int. Cl. **H01L 21/316**
H01L 21/76

(21) Application number: **08341861**

(22) Date of filing: **20.12.86**

(71) Applicant: **SONY CORP**

(72) Inventor: **MATOBA YOSHIHISA**

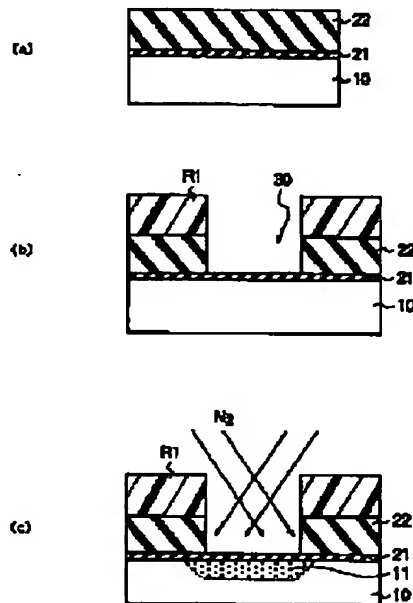
(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a semiconductor device in which growth of bird's beak in a selective oxidation method can be restrained.

SOLUTION: A pattern of an oxide mask 22 with an opening at a planned region for element-isolation formation is formed on a silicon substrate 10. Next, a low oxidation rate region 11 is formed near the substrate surface around the planned region and coated with the oxide mask 22. Thereafter, the surface of the silicon substrate 10 of the planned element isolation region is oxidized to form an element isolation oxide film, and to form LOCOS (element isolation oxide film).

COPYRIGHT: (C)1998,JPO



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The mask process which forms an oxidation mask in a silicon substrate side by the pattern in which the isolation formation schedule field carried out opening, The inactivation process which forms a bottom acid-ized rate field near the substrate front face which is this perimeter [an isolation formation schedule field] field, and was covered with this oxidation mask, The manufacture approach of the semiconductor device characterized by having the oxidation process which oxidizes the silicon substrate side of this isolation formation schedule field, and forms an isolation oxide film after this inactivation process.

[Claim 2] The manufacture approach of a semiconductor device according to claim 1 that an inactivation process is what pours in the ion of inert gas aslant to a silicon substrate.

[Claim 3] The manufacture approach of a semiconductor device according to claim 2 that inert gas is nitrogen.

[Claim 4] The manufacture approach of a semiconductor device according to claim 2 of having the activation process which carries out the ion implantation of the oxygen to an isolation formation schedule field after an inactivation process.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of the semiconductor device which shortened the BAZU beak of an isolation oxide film (LOCOS).

[0002]

[Description of the Prior Art] Generally the selective oxidation method (LOCOS) which used the nitride as the oxidation mask is mainly used for the isolation of a semiconductor device. Compared with trench separation, the process of this approach is also simple and it has the advantage which is stabilized and can perform isolation formation.

[0003] On the other hand, by the LOCOS method, the invasion of a BAZU beak to an active region surely appears. There is a problem on which it becomes impossible to secure sufficient active region to by invasion of a BAZU beak with detailed-izing of a device, and a narrow channel effect shows up notably.

[0004] The process of the conventional selective oxidation method is shown in drawing 4 . As shown in drawing 4 (a), as for a selective oxidation method, it is common to form the pad oxide film 21 which eases the stress of a nitride to the 10th page of a silicon substrate, and the silicon nitride film 22 which functions as oxidation masks of oxygen impermeability on the pad oxide film 21. After forming two-layer [of this pad oxide film 21 and a silicon nitride film 22], as shown in drawing 4 (a), patterning which forms the opening 30 of the pattern of an isolation oxide film for a silicon nitride film 22 is performed, the substrate side which subsequently is not covered with a silicon nitride film 22 is oxidized thermally, and the isolation oxide film 23 as shown in drawing 4 (b) is formed. At this time, oxidization advances under the edge section of a silicon nitride film 22, the edge of a silicon nitride film 22 is raised, and BAZU beak 23a arises.

[0005] In order to control BAZU beak 23a, it is possible to some extent by enlarging the thickness ratio of a silicon nitride film 22 to the pad oxide film 21 by thin-film-izing of the pad oxide film 21, and thick-film-ization of a silicon nitride film 22.

[0006]

[Problem(s) to be Solved by the Invention] However, since the big stress concentration for holding down BAZU beak 23a into a LOCOS edge part in this case happens, problems, such as increase of junction leak, arise. Moreover, although the BAZU beak restraining of forming a sidewall is in an oxidization mask side attachment wall, a routing counter increases sharply and TAT (Turn Around Time) also has the problem of becoming long.

[0007] This invention was made in view of the above-mentioned situation, and aims at offering the manufacture approach of the semiconductor device which can control growth of the BAZU beak in a selective oxidation method.

[0008]

[Means for Solving the Problem] The mask process which forms an oxidation mask in a silicon substrate side by the pattern in which the isolation formation schedule field carried out opening in order that this invention may attain the above-mentioned purpose. The inactivation process which forms a bottom acid-ized rate field near the substrate front face which is this perimeter [an isolation formation schedule field] field, and was covered with this oxidation mask, The manufacture approach of the semiconductor device characterized by having the oxidation process which oxidizes the silicon substrate side of this isolation formation schedule field, and forms an isolation oxide film is offered after this inactivation process.

[0009] In other words, this invention is a thing near [which is covered with the oxidation mask in the

perimeter field of an isolation formation schedule field] the substrate front face which forms a bottom acid-ized rate field near the substrate front face of the opening edge section lower part of an oxidation mask. Therefore, in case the substrate front face of an isolation formation schedule field is oxidized, it becomes late to go on for the bottom acid-ized rate field which surrounds an isolation formation schedule field to the longitudinal direction of a substrate, and oxidation advances in the thickness direction. Consequently, invasion of a under [an oxidization mask] is controlled and, as for oxidization, growth of a BAZU beak is controlled.

[0010] Formation of a bottom acid-ized rate field can be formed by carrying out the ion implantation for example, of the inactive gas ion aslant, and driving inert gas into the substrate under the opening edge section of an oxidation mask.

[0011] When an ion implantation is carried out with such slanting ion-implantation, an oxidation rate falls by inert gas being poured also into the component isolation region which should oxidize thickly essentially, and there is a possibility that isolation oxide-film thickness will thin-film-ize, and the fall of component separative power may take place. Therefore, a BAZU beak can be controlled, while a component isolation region can be activated, consequently a thick isolation oxide film can be formed after an inert gas ion implantation, leaving a bottom acid-ized rate field to the substrate near [around an isolation formation schedule field] the oxidation mask edge section by carrying out the ion implantation of the oxygen to an isolation formation schedule field.

[0012]

[Embodiment of the Invention] Hereafter, although the gestalt of operation of this invention is explained concretely, this invention is not limited to the gestalt of the following operation.

[0013] The manufacture approach of the semiconductor device of this invention forms a bottom acid-ized rate field near the substrate front face covered with the oxidation mask in the perimeter [an isolation formation schedule field] field which is opening of an oxidation mask, and controls a BAZU beak.

[0014] As an oxidation mask, a silicon nitride film can usually be adopted and membranes can be formed with LP-CVD method. Thickness is usually about 50-200nm. In order to ease the stress of a silicon nitride film and a substrate side before membrane formation of this silicon nitride film, it is desirable to make a pad oxide film intervene between a substrate and a silicon nitride film. The thickness of a pad oxide film is about 5-50nm. Moreover, by the approach of the isolation called poly buffer ROKOSU, a polycrystalline silicon layer can be made to be able to intervene between a pad oxide film and a silicon nitride film, and LOCOS can also be formed by using these three layers as the antioxidizing film. The thickness of the polycrystalline silicon in this case is about 40nm.

[0015] A photolithography performs patterning which forms opening as an isolation formation schedule field in an oxidization mask by etching of membrane formation of a photoresist, exposure, development, RIE, etc. after oxidization mask formation.

[0016] Next, a bottom acid-ized rate field is formed in the substrate of an oxidation mask opening edge section lower part. Such a bottom acid-ized rate field can be formed by injecting the ion of inert gas into a silicon substrate. As what makes the oxidation rate of silicon late, although there are some besides inert gas, since this ion implantation is what irradiates an active region, and it is called the element which does not affect properties, such as a transistor, inert gas is used preferably.

[0017] As inert gas, rare gas, such as nitrogen or an argon, is mentioned, for example. for example, nitrogen - a silicon substrate — $1 \times 10^{15} / \text{cm}^2$ of doses 0.5 times when not pouring in an oxidation rate, when an ion implantation is carried out — becoming — $1 \times 10^{16} / \text{cm}^2$ of doses a case — an oxidation rate — usual — it increases 0.2 times. Therefore, the dose of inactive gas ion is 5×10^{15} to $5 \times 10^{16} - / \text{cm}^2$. Extent is suitable.

[0018] Moreover, as energy of the ion implantation of inert gas, in the case of nitrogen, 15 - 40keV extent is desirable, and, thereby, inert gas is driven into a depth of about about 0.03-0.09 micrometers from relation with the depth which drives in inert gas, for example.

[0019] Moreover, in order to form a bottom acid-ized rate field near the substrate front face which is a perimeter [an isolation formation schedule field] field, and was covered with the oxidation mask As shown in the 1st operation gestalt, the slanting ion implantation of the ion of inert gas is carried out near the edge section of an oxidation mask. While making the field of the perimeter of an isolation formation schedule field into a bottom acid-ized rate field, pouring oxygen ion into a perpendicular after that, activating the silicon of an isolation formation schedule field and making an oxidation rate quick, there is a method of leaving the bottom acid-ized rate field where oxygen was not poured in.

[0020] Or although there is the approach of forming a sidewall in the open end of an oxidation mask, and carrying out an oxygen ion implantation after that, activating the silicon of an isolation formation schedule field, and making an oxidation rate quick after pouring in inactive gas ion at right angles to a silicon substrate as shown in the 2nd operation gestalt, it is not restricted to this.

[0021] For the ion injection rate of the oxygen for activating a substrate, a dose is specifically [are an amount for changing the bottom acid-ized rate field by inert gas into the usual oxidation rate or the oxidation rate beyond it, and] 5×10^{15} to 5×10^{16} -/cm². Extent and energy are 10 – 30keV extent, and, thereby, oxygen is driven in from a front face to about 0.02–0.06 micrometers.

[0022] After that, according to the usual oxidation process, the silicon substrate side of opening which is not covered with an oxidation mask is oxidized, and an isolation oxide film is formed. Since the silicon substrate surface of the lower part of the opening edge covered with the oxidation mask in the case of this oxidation serves as a bottom acid-ized rate field, oxidation advances in the thickness direction in the field which is not covered with an oxidation mask, and it becomes late that the oxidation to the longitudinal direction of a substrate advances for the bottom acid-ized rate field which surrounds a component isolation region. Consequently, oxidization hardly advances under an oxidization mask, but growth of the BAZU beak which invades into the edge section of an oxidization mask is controlled.

[0023] After that, a channel stopper is formed by the ion implantation and, finally a semiconductor device is further obtained through formation of a transistor, a memory transistor, a wiring layer, an insulating layer, etc. The manufacture approach of the semiconductor device of this invention is applicable to all the semiconductor devices that have the isolation which uses LOCOS like the above.

[0024] The 1st operation gestalt of this invention is explained referring to [1st operation gestalt] drawing 1 and drawing 2. First, the process which results in drawing 1 (a) is explained. The pad oxide film 21 with a thickness of about 10nm is formed for a silicon substrate 10 by the 950-degree C dry oxidation method. next, LP-CVD (low voltage CVD) -- law -- for example, about 100nm of silicon nitride films is deposited on condition that the following.

[0025]

装置 : LP-CVD

ガス : SiH_4 Cl_2 = 5 0 s c c m,

NH_3 = 2 0 0 s c c m,

N_2 = 2 0 0 0 s c c m

圧力 : 7 0 P a

温度 : 7 6 0 °C

Next, as shown in drawing 1 (b), a photoresist R1 is formed on a spin coat etc., patterning which carries out opening of the field which forms an isolation oxide film by exposure and development is performed, the silicon nitride film of opening of a photoresist R1 is etched by the dry etching of the conditions of after that, for example, the following, and opening 30 is formed.

[0026]

装置 : マグネトロン反応性イオンエッチング

ガス : C_4F_8 = 5 s c c m,

O_2 = 4 s c c m,

Ar = 1 0 0 s c c m

圧力 : 7 0 P a

RFパワー : 1 2 0 0 W

And on condition that the following, as shown in drawing 1 (c), the ion implantation of the inert gas which is the description of this invention is carried out aslant.

[0027] class [of ion]: -- nitrogen impregnation include-angle: -- 45-degree energy: -- 15keV dose: -- 1×10^{16} -/cm² -- by carrying out an ion implantation aslant in this way, as shown in drawing 1 (c), nitrogen gas is effectively poured in also near the silicon substrate surface under silicon nitride film 21 edge upon which a BAZU beak trespasses. Although especially an ion-implantation include angle is not restricted, about 70–20 degrees is desirable so that an ion implantation can be effectively carried out to the substrate of the

lower part of a silicon nitride film. An oxidation rate becomes slow and the silicon substrate into which inactive gas ion like nitrogen was injected serves as the bottom acid-ized rate field 11. However, since nitrogen gas is injected also into the silicon substrate of the opening field used as a component isolation region, an oxidation rate becomes slow, an isolation oxide film becomes thin, and we are anxious about the fall of component separative power. Therefore, the next oxygen ion implantation is performed and an isolation formation schedule field is activated. This oxygen ion implantation is irradiated at right angles to a silicon substrate on condition that the following, as shown in drawing 2 (d).

[0028] impregnation include-angle: — 0-degree energy: — 15keV dose: — 1×10^{16} —/cm² — by performing such an oxygen ion implantation perpendicularly, as shown in drawing 2 (d), the oxygen impregnation field 12 is formed in the silicon substrate 10 of an isolation formation schedule field, an isolation formation schedule field is activated and an oxidation rate becomes quick. On the other hand, the bottom acid-ized rate field 11 11 where oxygen was not poured in, i.e., the bottom acid-ized rate field of the silicon substrate of the opening edge section lower part of a silicon nitride film 21, remains as it is. Therefore, the silicon substrate of the silicon nitride edge section lower part into which a BAZU beak invades becomes that it is hard to oxidize, and serves as the structure where a BAZU beak cannot advance easily.

[0029] After removing a photoresist R1, as shown in drawing 2 (e), selective oxidation is performed on condition that the following, and an isolation oxide film is formed by 300–400nm in thickness.

[0030] Gas :P yro1.8 temperature: With this gestalt, although oxidization usually advances to the silicon substrate under a silicon nitride film 21 and 1000 degrees C of BAZU beaks advance by this thermal oxidation, since it is the bottom acid-ized rate field 11 near the silicon substrate surface of the lower part of the edge section of a silicon nitride film 22, lateral oxidization is controlled from the opening edge section of a silicon nitride film 22, and BAZU beak expansion is controlled.

[0031] Then, as shown in drawing 2 (f), heat phosphoric acid removes a silicon nitride film 22, rare fluoric acid removes the pad oxide film 21, and the isolation oxide film 23 is formed.

[0032] Although BAZU beak 23a of the obtained isolation oxide film 23 becomes shorter than before and the die length of the BAZU beak of the conventional isolation oxide film is based also on the thickness of a pad oxide film, the die length of the BAZU beak of the isolation oxide film according to this operation gestalt to having been about 0.2 micrometers of ** in general can be controlled to about about 0.05–0.1 micrometers. Consequently, it is possible to control fluctuation and the short channel effect of a transistor dimension, and it can contribute to improvement in a degree of integration.

[0033] The [2nd operation gestalt] book operation gestalt is explained referring to drawing 3 . Although the process which results in drawing 3 (a) is almost the same as drawing 1 (b), the opening 30 of a silicon nitride film 22 forms only the part of the sidewall formed behind a little more greatly than an isolation formation field. And it considers as inert gas by using a silicon nitride film 22 as a mask, and nitrogen gas is shortly irradiated perpendicularly on condition that the above at a substrate.

[0034] Thereby, the bottom acid-ized rate field 11 where nitrogen was poured in is formed in the silicon substrate of opening. Next, after removing a photoresist, as it is shown in drawing 3 (c), after depositing a silicon nitride film in CVD, sidewall 22a constituted from silicon nitride by the flank of the open end of the silicon nitride film 22 as anti-oxidation film is formed by carrying out etchback. Then, by carrying out the ion implantation of the oxygen perpendicularly, oxygen is injected into the substrate which is not covered by the silicon nitrides 22 and 22a, the oxygen impregnation field 12 is formed in an isolation formation schedule field, and it changes into the field which activates a bottom acid-ized rate field and usually has the oxidation rate of extent. On the other hand, since oxygen is not injected into the part covered by sidewall 22a, the substrate of a sidewall 22a lower part remains as a bottom acid-ized rate field 11.

[0035] After that, it oxidizes like the 1st operation gestalt and an isolation oxide film is formed. Since lateral oxidization cannot advance easily because of the bottom acid-ized rate field 11 which consists in the substrate of a sidewall 22a lower part also in this case, advance of a BAZU beak is controlled.

[0036] Although a routing counter increases compared with the slanting ion-implantation of the 1st operation gestalt, its isolation width of face is small, for example, and the approach using this sidewall is effective, when difficult, or when a slanting ion implantation is obstructed by the height of a silicon nitride, and you want to control the width of face of a bottom acid-ized rate field.

[0037]

[Effect of the Invention] According to the manufacture approach of the semiconductor device of this invention, a BAZU beak can be controlled as much as possible, and it is effective in improvement in a degree

of integration.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] (a) - (c) explains the process of the 1st operation gestalt of this invention -- it is each a sectional view.

[Drawing 2] (d) - (f) explains the process of the 1st operation gestalt following drawing 1 -- it is each a sectional view.

[Drawing 3] (a) - (c) is a sectional view which explains the process of the 2nd operation gestalt of this invention, respectively.

[Drawing 4] (a) and (b) are the sectional views showing the formation process of the conventional isolation oxide film.

[Description of Notations]

10 [-- A pad oxide film, 22 / -- A silicon nitride film (oxidation mask) 22a / -- Sidewall] -- A silicon substrate, 11 -- A bottom acid-ized rate field, 12 -- An oxygen impregnation field, 21

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

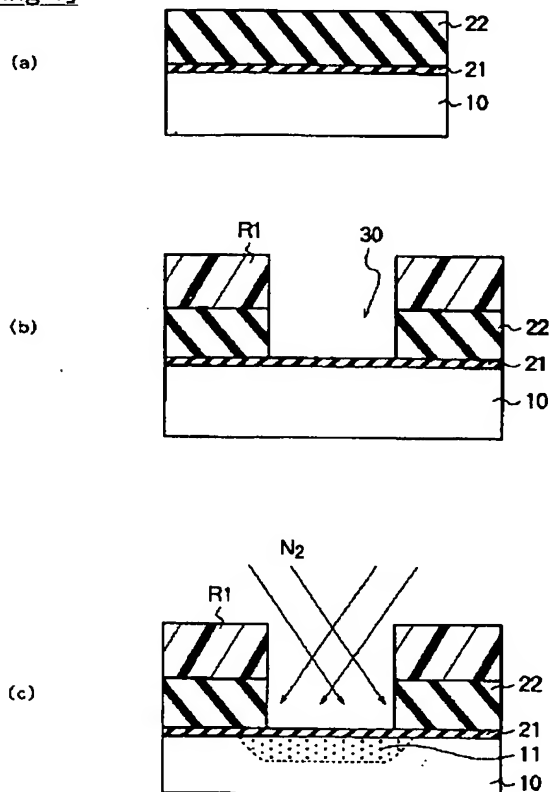
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

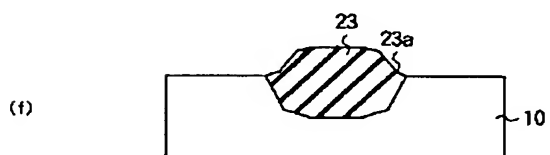
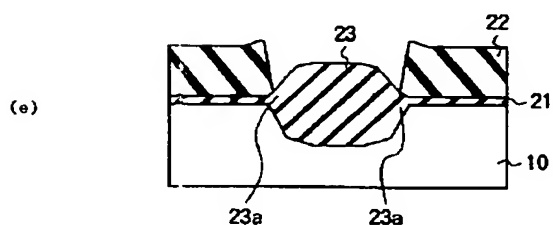
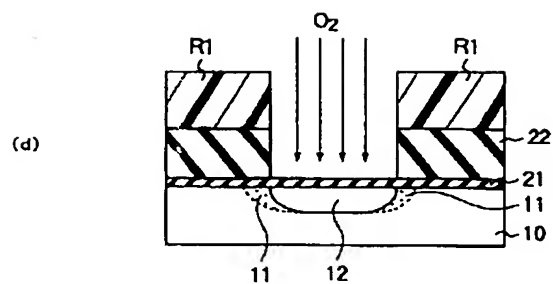
3.In the drawings, any words are not translated.

DRAWINGS

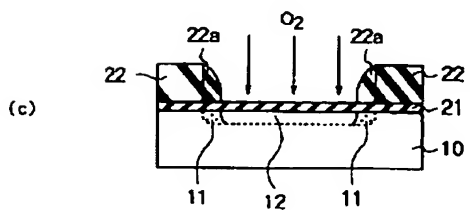
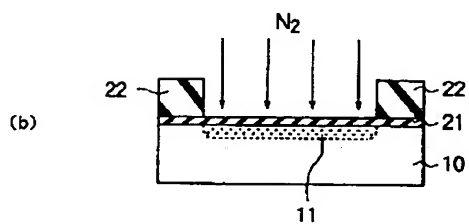
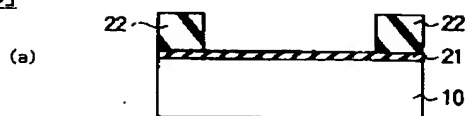
[Drawing 1]



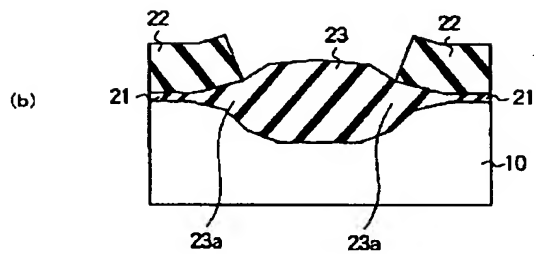
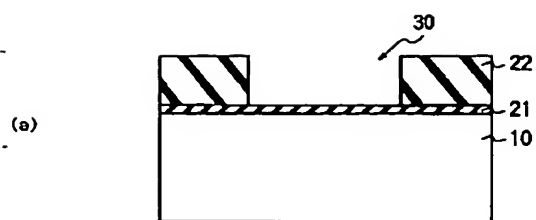
[Drawing 2]



[Drawing 3]



[Drawing 4]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-189571

(43) 公開日 平成10年(1998) 7月21日

(51) Int.Cl.⁶

H 0 1 L 21/316
21/76

識別記号

F I

H 0 1 L 21/94
21/76

A
M

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号

特願平8-341861

(22) 出願日

平成 8 年(1996) 12月20日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番35号

(72) 発明者 的場 義久

東京都品川区北品川 6 丁目 7 番35号 ソニ
ー株式会社内

(74) 代理人 弁理士 佐藤 隆久

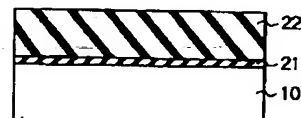
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

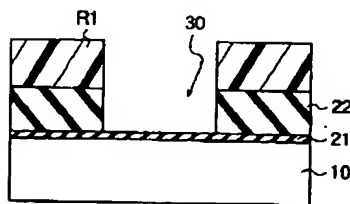
【課題】 選択酸化法におけるパズピークの成長を抑制できる半導体装置の製造方法を提供する。

【解決手段】 シリコン基板 1 0 面に酸化マスク 2 2 を素子分離形成予定領域が開口したパターンで形成するマスク工程、素子分離形成予定領域周囲領域であって酸化マスク 2 2 で被覆された基板表面近傍に低酸化速度領域 1 1 を形成する不活性化工程、不活性化工程後、素子分離形成予定領域のシリコン基板 1 0 面を酸化して素子分離酸化膜 2 4 を形成する酸化工程とで L O C O S を形成する

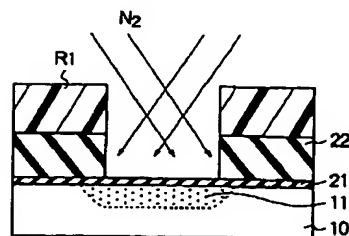
(a)



(b)



(c)



【特許請求の範囲】

【請求項1】シリコン基板面に酸化マスクを素子分離形成予定領域が開口したパターンで形成するマスク工程と、

該素子分離形成予定領域周囲領域であって該酸化マスクで被覆された基板表面近傍に低酸化速度領域を形成する不活性化工程と、

該不活性化工程後、該素子分離形成予定領域のシリコン基板面を酸化して素子分離酸化膜を形成する酸化工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】不活性化工程が、シリコン基板に対して不活性ガスのイオンを斜めに注入するものである請求項1記載の半導体装置の製造方法。

【請求項3】不活性ガスが窒素である請求項2記載の半導体装置の製造方法。

【請求項4】不活性化工程後、素子分離形成予定領域に酸素をイオン注入する活性化工程を有する請求項2記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、素子分離酸化膜（LOCOS）のバースピークを短くした半導体装置の製造方法に関する。

【0002】

【従来の技術】一般に半導体デバイスの素子分離には、窒化膜を酸化マスクとした選択酸化法（LOCOS）が主に用いられている。この方法はトレンチ分離に比べ工程も簡略で、安定して素子分離形成が行える利点がある。

【0003】その反面、LOCOS法では活性領域へのバースピークの侵入が必ず現れる。デバイスの微細化に伴いバースピークの侵入により十分な活性領域を確保できなくなり、狭チャネル効果が顕著に現れる問題がある。

【0004】従来の選択酸化法の工程を図4に示す。選択酸化法は、図4（a）に示すように、シリコン基板10面に窒化膜の応力を緩和するパッド酸化膜21と、パッド酸化膜21の上に酸素不透過性の酸化マスクとして機能する窒化珪素膜22を形成するのが一般的である。このパッド酸化膜21と窒化珪素膜22の2層を成膜した後、図4（a）に示すように、窒化珪素膜22を素子分離酸化膜のパターンの開口部30を形成するパターニングを行い、次いで窒化珪素膜22で覆われていない基板面を熱酸化し、図4（b）に示すような素子分離酸化膜23を形成する。このとき、酸化が窒化珪素膜22の端縁部の下に進行し、窒化珪素膜22の端部を持ち上げてバースピーク23aが生じる。

【0005】バースピーク23aを抑制するためには、パッド酸化膜21の薄膜化と窒化珪素膜22の厚膜化でパッド酸化膜21に対する窒化珪素膜22の膜厚比を大

きくすることによりある程度可能である。

【0006】

【発明が解決しようとする課題】しかし、この場合LOCOSエッジ部分にバースピーク23aを押さえ込むための大きな応力集中が起こるため、接合リークの増大等の問題が起こる。また、酸化マスク側壁にサイドウォールを形成する等のバースピーク抑制法があるが、工程数が大幅に増大し、TAT（Turn Around Time）も長くなるという問題がある。

10 【0007】本発明は、上記事情に鑑みなされたもので、選択酸化法におけるバースピークの成長を抑制できる半導体装置の製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明は、上記目的を達成するため、シリコン基板面に酸化マスクを素子分離形成予定領域が開口したパターンで形成するマスク工程と、該素子分離形成予定領域周囲領域であって該酸化マスクで被覆された基板表面近傍に低酸化速度領域を形成する不活性化工程と、該不活性化工程後、該素子分離形成予定領域のシリコン基板面を酸化して素子分離酸化膜を形成する酸化工程とを有することを特徴とする半導体装置の製造方法を提供する。

20 【0009】本発明は、素子分離形成予定領域の周囲領域における酸化マスクで被覆されている基板表面近傍、言い換えれば酸化マスクの開口端縁部下方の基板表面近傍に低酸化速度領域を形成するものである。そのため、素子分離形成予定領域の基板表面を酸化する際、酸化は、基板の横方向へは素子分離形成予定領域を包囲する低酸化速度領域のために進行するのが遅くなり、厚み方向に進行する。その結果、酸化は酸化マスクの下への侵入が抑制され、バースピークの成長が抑制される。

30 【0010】低酸化速度領域の形成は、例えば不活性ガスイオンを斜めにイオン注入して酸化マスクの開口端縁部の下の基板に不活性ガスを打ち込むことにより形成することができる。

40 【0011】このような斜めイオン注入法によりイオン注入すると、本来厚く酸化されるべき素子分離領域にも不活性ガスが注入されることで酸化速度が低下し、素子分離酸化膜厚が薄膜化することになり素子分離能力の低下が起こるおそれがある。そのため、不活性ガスイオン注入後に、素子分離形成予定領域に酸素をイオン注入することにより、素子分離形成予定領域の周囲の酸化マスク端縁部近傍の基板に低酸化速度領域を残しながら素子分離領域を活性化でき、その結果、厚い素子分離酸化膜を形成できると同時に、バースピークを抑制することができる。

【0012】

【発明の実施の形態】以下、本発明の実施の形態について具体的に説明するが、本発明は下記の実施の形態に限定されるものではない。

【0013】本発明の半導体装置の製造方法は、酸化マスクの開口部である素子分離形成予定領域周囲領域における酸化マスクで被覆された基板表面近傍に低酸化速度領域を形成してバースピークを抑制するものである。

【0014】酸化マスクとしては、通常窒化珪素膜を採用することができ、LP-CVD法により成膜することができる。膜厚は、通常50～200nm程度である。この窒化珪素膜の成膜前に、窒化珪素膜と基板面との応力を緩和するため、パッド酸化膜を基板と窒化珪素膜の間に介在させることが好ましい。パッド酸化膜の膜厚は5～50nm程度である。また、ポリバッファローコースと呼ばれる素子分離の方法では、パッド酸化膜と窒化珪素膜との間に多結晶シリコン層を介在させ、これら3層を酸化防止膜としてLOCOSを形成することもできる。この場合の多結晶シリコンの厚さは40nm程度である。

【0015】酸化マスク形成後、フォトリソグラフィによりフォトレジストの成膜、露光、現像、RIE等のエッチングにより、酸化マスクに素子分離形成予定領域としての開口部を形成するパターンニングを行う。

【0016】次に、低酸化速度領域を酸化マスク開口端縁部下方の基板に形成する。このような低酸化速度領域は、シリコン基板に不活性ガスのイオンを注入することにより形成することができる。シリコンの酸化速度を遅くするものとしては、不活性ガス以外にもあるが、このイオン注入は活性領域に照射するものであるため、トランジスタ等の特性に影響を与えない元素ということから不活性ガスが好ましく用いられる。

【0017】不活性ガスとしては、例えば窒素、あるいはアルゴン等の希ガス類が挙げられる。例えば窒素をシリコン基板にドーズ量 $1 \times 10^{15} / \text{cm}^2$ でイオン注入した場合、酸化速度は注入しない場合の0.5倍になり、ドーズ量 $1 \times 10^{16} / \text{cm}^2$ の場合、酸化速度は通常の0.2倍になる。従って、不活性ガスイオンのドーズ量は、 $5 \times 10^{15} \sim 5 \times 10^{16} / \text{cm}^2$ 程度が適当である。

【0018】また、不活性ガスのイオン注入のエネルギーとしては、不活性ガスを打ち込む深さとの関係から、例えば窒素の場合、15～40keV程度が好ましく、これにより約0.03～0.09 μm 程度の深さに不活性ガスが打ち込まれる。

【0019】また、低酸化速度領域を素子分離形成予定領域周囲領域であって酸化マスクで被覆された基板表面近傍に形成するには、第1実施形態に示すように、不活性ガスのイオンを酸化マスクの端縁部近傍に斜めイオン注入し、素子分離形成予定領域周囲の領域を低酸化速度領域とし、その後垂直に酸素イオンを注入して素子分離形成予定領域のシリコンを活性化して酸化速度を速くと共に、酸素が注入されなかった低酸化速度領域を残す方法がある。

【0020】あるいは第2実施形態に示すように、不活性ガスイオンをシリコン基板に垂直に注入した後、酸化マスクの開口端部にサイドウォールを形成し、その後、酸素イオン注入して素子分離形成予定領域のシリコンを活性化して酸化速度を速くする方法があるが、これに限られるものではない。

【0021】基板を活性化するための酸素のイオン注入量は、不活性ガスによる低酸化速度領域を通常の酸化速度あるいはそれ以上の酸化速度に変換するための量であり、具体的には、例えばドーズ量が $5 \times 10^{15} \sim 5 \times 10^{16} / \text{cm}^2$ 程度、エネルギーが10～30keV程度であり、これにより、酸素は表面から0.02～0.06 μm 程度まで打ち込まれる。

【0022】その後は、通常の酸化工程により、酸化マスクで覆われていない開口部のシリコン基板面を酸化して素子分離酸化膜を形成する。この酸化の際に、酸化マスクで覆われている開口端縁の下方のシリコン基板表面は、低酸化速度領域となっているため、酸化は酸化マスクで覆われていない領域で厚み方向に進行し、基板の横方向への酸化は素子分離領域を包囲する低酸化速度領域のために進行するのが遅くなる。その結果、酸化は酸化マスクの下にはほとんど進行せず、酸化マスクの端縁部に侵入するバースピークの成長が抑制される。

【0023】その後は、例えばイオン注入によりチャネルストッパを形成し、更にトランジスタ、メモリトランジスタ、配線層、絶縁層などの形成を経て最終的に半導体装置が得られる。本発明の半導体装置の製造方法は、上記の如くLOCOSを用いる素子分離を有するあらゆる半導体装置に適用できる。

【0024】〔第1実施形態〕図1、図2を参照しながら本発明の第1実施形態について説明する。まず、図1(a)に至る工程を説明する。シリコン基板10を例えば950℃のドライ酸化法により厚さ10nm程度のパッド酸化膜21を形成する。次に、LP-CVD(低圧CVD)法により例えば下記の条件で窒化珪素膜を100nm程度堆積する。

【0025】

装置：LP-CVD

ガス：SiH₄、Cl₂ = 50sccm,

NH₃ = 200sccm,

N₂ = 2000sccm

圧力：70Pa

温度：760℃

次に、図1(b)に示すように、フォトレジストR1をスピンコートなどで成膜し、露光、現像により素子分離酸化膜を形成する領域を開口するパターンニングを行い、その後、例えば以下の条件のドライエッチングによりフォトレジストR1の開口部の窒化珪素膜をエッチングして開口部30を形成する。

【0026】

装置：マグネトロン反応性イオンエッチング

ガス： $C_4F_8 = 5 \text{ sccm}$,

$O_2 = 4 \text{ sccm}$,

$Ar = 100 \text{ sccm}$

圧力：70 Pa

RFパワー：1200 W

そして、本発明の特徴である不活性ガスを例えば以下の条件で図1(c)に示すように斜めにイオン注入する。

【0027】イオンの種類：窒素

注入角度：45°

エネルギー：15 keV

ドーズ量： $1 \times 10^{16} / \text{cm}^2$

このように斜めにイオン注入することにより、図1

(c)に示すように、バースピークが侵入する窒化珪素膜21端部の下のシリコン基板表面近傍にも窒素ガスが有効に注入される。イオン注入角度は特に制限されないが、有効に窒化珪素膜の下方の基板へイオン注入できるように、70°～20°程度が好ましい。窒素のような不活性ガスイオンが注入されたシリコン基板は、酸化速度が遅くなり、低酸化速度領域11となる。しかし、素子分離領域となる開口部領域のシリコン基板にも窒素ガスが注入されるため、酸化速度が遅くなって素子分離酸化膜が薄くなり、素子分離能力の低下が懸念される。そのため、次の酸素イオン注入を行い、素子分離形成予定領域の活性化を行う。この酸素イオン注入は、図2(d)に示すように、例えば以下の条件でシリコン基板に垂直に照射する。

【0028】注入角度：0°

エネルギー：15 keV

ドーズ量： $1 \times 10^{16} / \text{cm}^2$

このような酸素イオン注入を垂直に行うことにより、図2(d)に示すように、素子分離形成予定領域のシリコン基板10に酸素注入領域12が形成され、素子分離形成予定領域は活性化されて酸化速度が速くなる。一方、酸素が注入されなかった低酸化速度領域11、つまり窒化珪素膜21の開口端縁部下方のシリコン基板の低酸化速度領域11はそのまま残存する。そのため、バースピークが侵入するシリコン窒化膜端縁部下方のシリコン基板は酸化され難くなり、バースピークが進入し難い構造となる。

【0029】フォトレジストR1を除去した後、図2

(e)に示すように、例えば以下の条件で選択酸化を行い、素子分離酸化膜を例えば厚さ300～400 nmで形成する。

【0030】ガス：Pyro1.8

温度：1000℃

この熱酸化で、通常は酸化が窒化珪素膜21の下のシリコン基板に進行し、バースピークが進行するが、本形態では窒化珪素膜22の端縁部の下方のシリコン基板表面近傍は低酸化速度領域11となっているため、窒化珪素

膜22の開口端縁部から横方向の酸化が抑制され、バースピーク拡大が抑制される。

【0031】その後、図2(f)に示すように、熱燐酸により窒化珪素膜22を除去し、希フッ酸によりパッド酸化膜21を除去して素子分離酸化膜23を形成する。

【0032】得られた素子分離酸化膜23のバースピーク23aは従来より短くなり、従来の素子分離酸化膜のバースピークの長さはパッド酸化膜の厚さにもよるが、概ねが0.2 μm程度であったのに対し、本実施形態による素子分離酸化膜のバースピークの長さは約0.05～0.1 μm程度に抑制することが可能である。その結果、トランジスタ寸法の変動や短チャネル効果を抑制することが可能であり、集積度の向上に寄与できる。

【0033】〔第2実施形態〕本実施形態を図3を参照しながら説明する。図3(a)に至る工程は、図1

(b)とほぼ同じであるが、窒化珪素膜22の開口部30は、後に形成するサイドウォールの分だけ素子分離形成領域よりやや大きく形成しておく。そして、窒化珪素膜22をマスクとして不活性ガスとして窒素ガスを例えば上記の条件で基板に今度は垂直に照射する。

【0034】これにより、開口部のシリコン基板には窒素が注入された低酸化速度領域11が形成される。次に、フォトレジストを除去した後、図3(c)に示すように、窒化珪素膜をCVDで堆積した後、エッチバックすることにより、耐酸化膜としての窒化珪素膜22の開口端部の側部に窒化珪素で構成されるサイドウォール22aを形成する。その後、酸素を垂直にイオン注入することにより、シリコン窒化膜22、22aで覆われていない基板に酸素を注入し、素子分離形成予定領域に酸素注入領域12を形成し、低酸化速度領域を活性化して通常程度の酸化速度を有する領域に変える。一方、サイドウォール22aで覆われている部分には酸素が注入されないため、サイドウォール22a下方の基板は低酸化速度領域11として残る。

【0035】その後は、第1実施形態と同様に酸化して素子分離酸化膜を形成する。この場合も、サイドウォール22a下方の基板に存する低酸化速度領域11のために横方向の酸化が進行し難いため、バースピークの進行が抑制される。

【0036】このサイドウォールを用いる方法は、第1実施形態の斜めイオン注入法に比べると工程数は増えるが、例えば素子分離幅が小さく、斜めイオン注入がシリコン窒化膜の高さに阻まれて困難な場合、あるいは低酸化速度領域の幅を制御したい場合に有効である。

【0037】

【発明の効果】本発明の半導体装置の製造方法によれば、バースピークを可及的に抑制することができ、集積度の向上に有効である。

【図面の簡単な説明】

【図1】(a)～(c)は、本発明の第1実施形態の工

10

20

30

40

50

程を説明するそれぞれ断面図である。

【図2】(d)～(f)は、図1に続く第1実施形態の工程を説明するそれぞれ断面図である。

【図3】(a)～(c)は、それぞれ本発明の第2実施形態の工程を説明する断面図である。

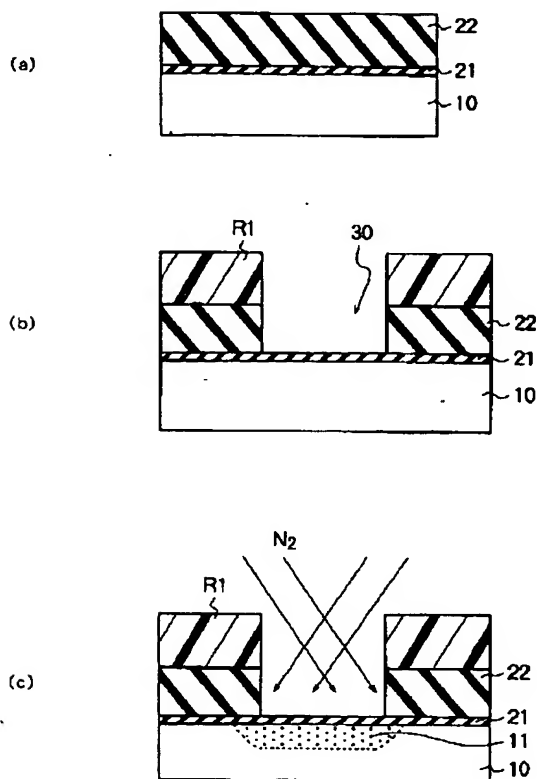
【図4】(a)、(b)は従来の素子分離酸化膜の形成

工程を示す断面図である。

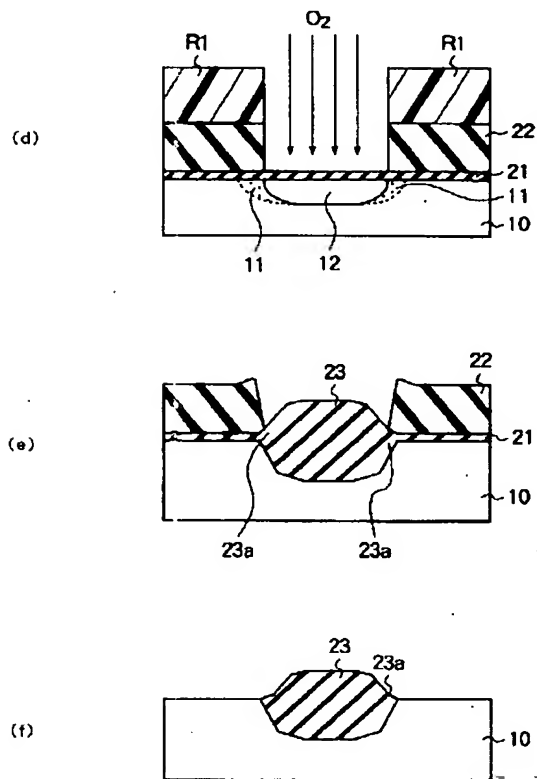
【符号の説明】

10…シリコン基板、11…低酸化速度領域、12…酸素注入領域、21…パッド酸化膜、22…窒化珪素膜(酸化マスク)、22a…サイドウォール

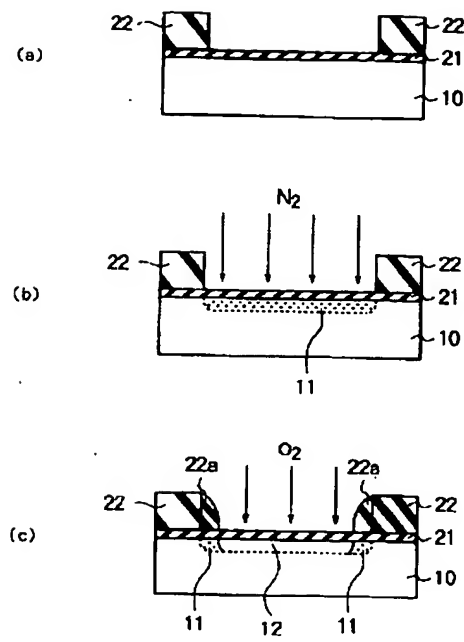
【図1】



【図2】



【図3】



【図4】

